

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **07-135230**

(43)Date of publication of application : **23.05.1995**

(51)Int.Cl.

```
H01L 21/56
B29C 45/02
B29C 45/14
B29C 45/26
H01L 23/50
// B29L 31:34
```

(21)Application number : 05-279264

(71)Applicant : HITACHI LTD

(22)Date of filing : **09.11.1993**

(72)Inventor : HIGUCHI AKIRA

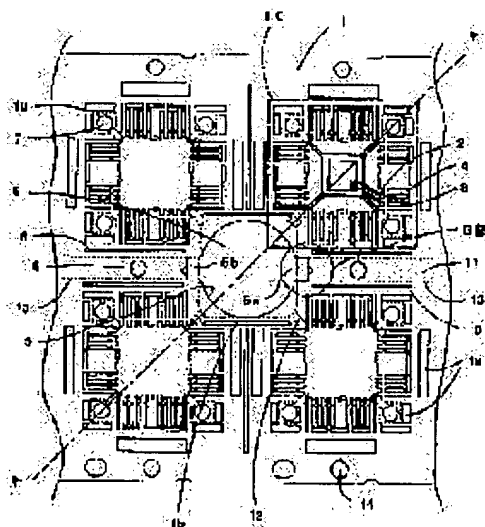
HIRASHIMA TOSHINORI
MURAKAMI HAJIME
SHIMIZU KAZUO
ARAI KATSUO
SOBA TAKUMI
KOYAMA YASUHIRO
TOGAWA MITSUO

(54) ELECTRONIC DEVICE RESIN SEALING METHOD AND LEAD FRAME PROVIDED THEREFOR

(57)Abstract:

PURPOSE: To lessen resin wasted in a throwaway part such as a cull or a runner in quantity so as to reduce the amount of resin used to an irreducible minimum and to enhance resin material in use yield in a resin sealed-type semiconductor package of an electronic device.

CONSTITUTION: A lead frame 1 is equipped with a resin tablet hole 5 at its center where a resin tablet of molding material is located, the resin tablet hole 5 is regarded as a cull (pot), and four gates 12 are provided around the resin tablet hole 5 in a radial manner, and also the lead frame 1 is provided with semiconductor device forming region ICs where semiconductor devices are mounted and which are provided corresponding to the gates 12. Resin is directly poured into a cavity from a pot through the gates 12



connected to the cavity without using a runner. By this setup, a pot is disposed at the center of a lead frame, so that a distance between the pot and a cavity is short, and resin wasted in a throwaway part such as a cull or a runner used in a conventional molding structure can be lessened in amount.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開平7-135230

(43)公開日 平成7年(1995)5月23日

| (51)Int.Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|------|---------|-----|--------|
| H 0 1 L 21/56 | T | 8617-4M | | |
| B 2 9 C 45/02 | | 8823-4F | | |
| 45/14 | | 8823-4F | | |
| 45/26 | | 7158-4F | | |
| H 0 1 L 23/50 | J | | | |

審査請求 未請求 請求項の数6 OL (全 8 頁) 最終頁に続く

| | | | |
|----------|-----------------|---------|--|
| (21)出願番号 | 特願平5-279264 | (71)出願人 | 000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地 |
| (22)出願日 | 平成5年(1993)11月9日 | (72)発明者 | 樋口 顕 東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内 |
| | | (72)発明者 | 平島 利宜 東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内 |
| | | (72)発明者 | 村上 元 東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内 |
| | | (74)代理人 | 弁理士 小川 勝男 |

最終頁に続く

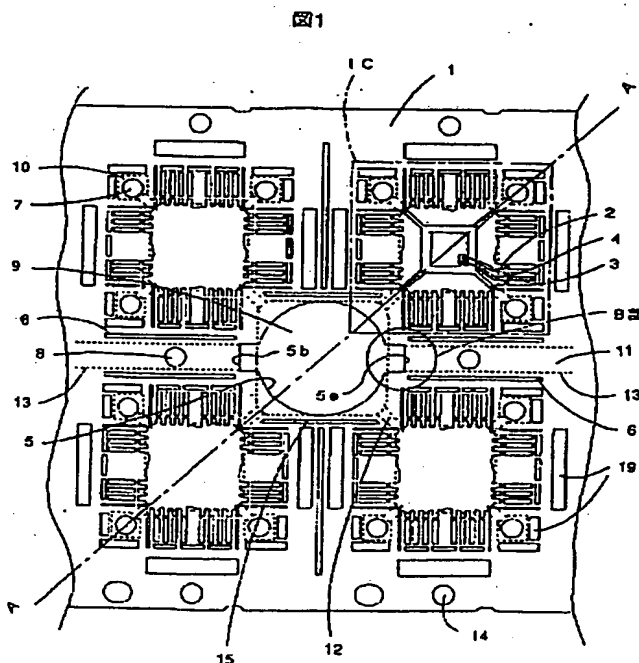
(54) 【発明の名称】 電子装置の樹脂封止方法およびそれに用いるリードフレーム

(57) 【要約】

【目的】電子装置の樹脂封止型半導体パッケージにおいて、樹脂モールド工程でカル、ランナなどの捨てる部分に費やすレジン量を低減させ、レジン使用量を必要最低限にし、レジン材料の使用歩留まりの向上。

【構成】中央に成形材料のレジタブレットが位置するレジタブレット用穴5を有し、前記レジタブレット用穴5はカル（ポット）に該当し、その周辺に放射状に四カ所のゲート12の部分が設けられ、それぞれのゲート12に対応して半導体素子がとりつけられるべき半導体装置形成領域1Cを複数個有するリードフレーム1を用い、レジンをポットからランナを介さずに、直接前記ポットに接続した前記ゲート12からキャビティに流し込む構成である。

【効果】ポットをリードフレームの真中に配置することで、ポットからキャビティまでの距離が短いため、従来のモールド構造で無駄だったカル、ランナなどの捨てる部分に費やすレジンの低減が可能となる。



【特許請求の範囲】

【請求項1】半導体支持部、端部がその半導体支持部に近接して設けられた複数のインナリード、前記インナリードに接続した複数のアウトリードを一単位とした半導体装置形成領域が複数個設けられ、それら前記半導体装置形成領域に近接して設けられたレジタブレットが位置される穴を有するリードフレームを用意する工程と、前記半導体支持部にボンディングパッドを有する半導体素子を取り付ける工程と、

前記ボンディングパッドと前記インナリードとをワイヤで電気的接続する工程と、しかる後、

前記リードフレームの半導体装置形成領域のそれぞれに対応した複数のキャビティを構成し、前記リードフレームのレジタブレットが位置される穴にポットの空間が位置づけられる金型で型締めする工程と、

前記ポットにレジタブレットを挿入し、前記キャビティ内に樹脂を注入し、前記半導体装置形成領域における前記半導体素子、前記インナリードおよび前記ワイヤを封止することを特徴とする電子装置の樹脂封止方法。

【請求項2】前記リードフレームを用い、レジンを前記ポットに接続するゲートを通して前記半導体装置形成領域に流し込み樹脂封止することを特徴とする請求項1に記載の電子装置の樹脂封止方法。

【請求項3】前記レジンは、低吸湿レジンであることを特徴とする請求項1に記載の電子装置の樹脂封止方法。

【請求項4】前記穴は複数配列され、それぞれの穴の周辺に位置して複数の前記半導体装置形成領域を有する前記リードフレームを用いて樹脂封止することを特徴とする請求項1に記載の電子装置の樹脂封止方法。

【請求項5】半導体支持部、端部がその半導体支持部に近接して設けられた複数のインナリード、前記インナリードに接続した複数のアウトリードを一単位とした半導体装置形成領域が複数個設けられ、それら前記半導体装置形成領域に近接して設けられたレジタブレットが位置される穴を有することを特徴とするリードフレーム。

【請求項6】前記リードフレームは、Fe・Ni系合金またはCu系合金から選択された材料で構成されることを特徴とする請求項5に記載のリードフレーム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子装置の封止技術（パッケージング技術）に関し、特に半導体の樹脂モールド技術に有効な発明である。

【0002】

【従来の技術】半導体技術分野においては、封止技術として安価で量産性の高いトランスファモールド法と称される樹脂モールド技術が主流である。そして、近年その高密度実装とパッケージ本体の薄型化が望まれている。特にパッケージ本体の薄型化にともなう一つの問題は、モールド樹脂（レジン）の吸湿性による信頼度の低下が

挙げられる。耐湿性向上のために、低吸湿性のレジンの採用が考えられているが、この低吸湿レジンはパッケージの薄型化に適しているが、一般に採用されているエポキシ系レジンに比べコストが高いといった問題がある。このため、廃棄するレジンを極力少なくし、レジンの有効利用が課題となっている。

【0003】レジン材料の有効利用のためのトランスファモールド法として、ポットからキャビティまでの距離が長くならないように、ポットを複数個設け各ランナの長さを均一に成形したマルチポット式のもの提案されている。

【0004】このマルチポット式あるいはマルチブランジャ式と称する金型を用いたトランスファモールド法は、例えば特開平1-196319号公報、特開平3-278923号公報によって知られている。

【0005】

【発明が解決しようとする課題】上記した従来のモールド方法でも、半導体装置本来に使用するレジン量に比較してみれば、カル、ランナなどの捨てる部分に費やすレジン量がまだ多く、レジン材料の使用歩留を低くしていた。

【0006】前述したように、パッケージの薄型化にともない信頼度の高い低吸湿レジンが主流となりつつある。しかしながら、この低吸湿レジン（例えばビフェニルレジン）は従来一般的に使用されているエポキシ系レジンに比べコストが高い。したがって、さらなるレジンの有効利用が必要とされた。

【0007】すなわち、本発明の目的は、樹脂モールド工程で費やすレジン使用量を必要最少限にすることにある。

【0008】本発明の前記並びにその他の目的と、新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】すなわち、本発明は中央に成形材料のレジタブレットが位置する穴を有し、その周辺に放射状に位置して半導体装置形成領域を複数個有するリードフレームを用意し、その穴に対応して金型のポットならびにその半導体装置形成領域の樹脂封止区画領域に対応して金型のキャビティを位置させ、レジンをポットから直接ポットに接続するゲートを通してキャビティに流し込むことを特徴とする。

【0011】

【作用】上記した手段によれば、ポットからランナを介してゲートそしてキャビティへレジンを流し込む従来のマルチポット式のモールド方法に比べ、ポット部からキャビティ部までの距離が短いため、カル、ランナなど捨

てる部分に費やすレジンを少なくでき、レジン材料の使用料が低減できる。

【0012】また、従来の金型ではポット、ランナ部はリードフレームから離間した位置に構成されていたが、本発明によればポット部がリードフレーム内に位置されるので、金型のスペース効率が良く生産性の向上が図れる。

【0013】そしてまた、本発明によればポット部からの放射状に配置した半導体装置形成領域へのレジン注入であるため、それぞれの半導体装置形成領域へのレジン注入量が均一になり、薄型パッケージの歩留り向上が図れる。

【0014】

【実施例】

(実施例1) 本発明について図面を参照して具体的実施例に基づいて説明する。

【0015】図1は本発明によるレジンモールド型半導体装置の組立に適用されるリードフレームの部分上面図、図2は図1における一点鎖線枠内の一つの半導体装置形成領域を示す拡大上面図、図3はモールド後の製品において図1のA-A断面に対応する切断断面図、図4乃至図6は本実施例で用いる成形装置の正面断面図、図7は本実施例で用いる金型のレイアウトを示す上面図、図8はモールド完了後の製品の側面図、図9はモールド完了後の製品を積み上げた形態を示す側面図、図10は図1のB部の拡大上面図、図11はモールド後の図10に示すC-C断面に対応する切断断面図、図12はモールド後の図10に示すD-D断面に対応する切断断面図である。

【0016】図1において、リードフレーム1は中央に円柱形の形をしたレジンタブレットが位置されるべきレジンタブレット用穴5が、レジンタブレットの直径より一回り大きく設けられている。

【0017】ここで、前述したようにリードフレームのポットにあたる部分にレジンタブレットの直径より一回り大きな穴を設けることで、モールド工程時においてレジンタブレットを所定の位置に配置しやすくできる。

【0018】このレジンタブレット用穴5には相対的に突出穴5a、5bが設けられている。この突出穴5a、5bについては後で説明する。そして、レジンタブレット用穴5の周辺には一点鎖線枠内を一単位とする四個の半導体装置形成領域ICが放射状に設けられ、それぞれの単位の半導体装置形成領域内におけるリードフレームパターンは、後述する構成をなしている。

【0019】また図1において、応力吸収孔19は、リードフレーム1の熱膨張によるリードの変形を防ぐために設けられている。スリット15およびスリット6は、それぞれモールド時にカル部9および連通路11からのレジンの漏れを防ぐためのものである。ここで、図1においてモールド後、レジンが充填される範囲は破線のモ

ールドライン13によって示されている。このリードフレーム1は例えば鉄・ニッケル(Fe・Ni)系合金または銅(Cu)系合金からなる薄板(厚さ:0.15mm)が用いられ、打ち抜きプレス加工またはエッチング加工の手段により成形されている。

【0020】図2は、図1におけるIC(単位半導体装置形成領域)を示しているが、ここでICは半導体ペレット31を取り付ける(固着する)タブ30を有しており、このタブ30はタブ吊りリード32によりリードフレームに保持され、インナリード2、アウトリード3、ダム4とで構成されている。すなわち、図2においてインナリード2の先端とボンディングパッド33とは、ボンディングワイヤ34により電氣的に接続されており、アウトリード3により外部または半導体素子からの電気信号の入出力を可能としている。また、アウトリード3のリード間にはモールド時のレジン漏れを防ぐためのダム4が設けられており、モールド後このダム4は打ち抜きにより取り去られる。ここで、図2を用いてモールド時のレジンの流れを説明すると、プランジャにより加圧されたレジンタブレットは、矢印に示すようにカル9から金型に設けられたゲート12に直接流れ込み、半導体ペレット31およびインナリード2などをモールドすることになる。

【0021】次に本実施例における金型とリードフレームとの関係について説明する。

【0022】連結された複数のプランジャー(図示せず)により複数のレジンタブレットを同時に加圧しモールドするため、ポット内に投入されたレジンタブレットの量がばらつくと各ポットに加わる圧力に差が生じ、均一な成形ができない問題が生じる。これを防ぐために本実施例では図1に示すように隣合うポット間に連通路11に相当する部分が金型に設けられ、各ポット内のレジンタブレットの量が異なると、レジンが連通路11を通り各ポット内のレジン量の均一化を図っており、すなわち各ポットに加わる圧力が均一になるようにしている。

【0023】図1乃至図3に示されるフローキャビティ10は、モールド時にキャビティ内に存在する空気を抜けるようにした補助キャビティで、ボイドの低減を図るために金型に設けられ、一つのキャビティには角部にそれぞれ対応し三ヵ所設けてある。

【0024】リードフレーム1はフローキャビティ10内に位置するところに穴7が設けられている。この穴7は金型を成型した後フローキャビティ10に対応して残ったレジンが容易に脱落しないようにレジン食い付きの穴として作用する。図3に示されたように、モールドの際にフローキャビティ10内にレジン注入されたレジンは穴7を介してリードフレーム1の表と裏にまわり込み、リードフレーム1の表裏から支持される。また、図1に示すように連通路11に対応した位置にも穴8が設けられているが、これも前記穴7と同様に脱落防止を意

図としている。すなわち、レジン一部が穴8に詰め込まれることによって連通路11に注入されたレジンは保持される。図3におけるカル部9にも穴8と同様にレジンがレジントラレット用穴5に、詰め込まれる形になりカル部のレジンの脱落が防止できる。

【0025】次に、図4乃至図6を用いて、本実施例のモールド方法を順を追って説明する。なお、図4乃至図6は図3におけるフローキャビティ部分は省略してある。

【0026】まず、図4に示すように半導体ペレット31が固着され、インナリード2の先端とボンディングパッド33とが、ボンディングワイヤ34により接続された組立完リードフレーム21を、レジントラレット25が投入されている下金型23の上に搬送位置させる。そして、その下金型23上に上金型22がセットされる。次の段階では、図5に示すように両金型を型締めし、そして図6に示すようにプランジャー24によりレジントラレット25を加圧しゲート12を介して、図6に示すようにキャビティ20にレジンを充填させる。この後、レジンの硬化を待ってモールドされたリードフレーム(製品)が取り出されることになる。図7は本実施例で用いられる下金型のレイアウトを示す概略上面図である。この下金型はリードフレームが位置されるリードフレーム搭載部36と、そのリードフレーム搭載部内に位置してレジントラレット25が投入されるポット26が形成された構造である。

【0027】モールドされたリードフレームは図8に示すように、カル部9のレジン厚さ h_1 とパッケージ下部厚 h_2 およびパッケージ上部厚 h_3 との関係を $h_2 < h_1 < h_2 + h_3$ とすることで、図9に示すように最下段にカル9の当たる部分に穴を開けたスペーサ26の上にパッケージ本体16を直接に積み重ねることが可能となり、なおかつカル部9のレジンが横ずれ防止のストッパーの役目をなし、積み重ね専用の搬送治具を使わずに積み重ね搬送ができ、しかも搬送収納スペースの効率も向上する。

【0028】モールド完了後、不要となるカル9を除去しなければならないが、この除去のために工夫されたリードフレームの一部構成を図10乃至図12を用いて説明する。

【0029】まず、図10は図1のB部分の拡大図である。図11はレジンモールド後の図10のC-C断面に対応する切断断面図を示す。そして、図12はレジンモールド後の図10のD-D断面に対応する切断断面図を示す。

【0030】モールド後、リードフレーム1からカル部9のレジンは、図10に示すC-Cのラインに沿って切断除去される。リードフレームの一部と連通路11のレジンとが重ならないように、C-C切断線上よりも右側に突出した突出穴5aを延在させたことにより、このた

め、C-C切断断面は図11に示すようにリードフレーム1(金属)面とレジン17面とに分かれることになる。すなわち、金属は剪断そしてレジンはクラッキングと切断性が異なるので同一切断面に金属のみの部分と、金属とレジンとの重ね部分とが存在すると、特にその重ね部分の切断が難しくなる。このため、図11に示すようにリードフレーム1とレジン17との重ね部分をなくし、リードフレーム1はリードフレームを切断する仕様、レジン17はレジンを切断する仕様という様に分け、点線図示したように切断刃Sを矢印のように下降させることにより切断できる。さらに、より切断をしやすくするために、図12に示すように山型をなした溝18を設け得るような金型を用意し、モールドの際に溝18を設けることで、切断刃Sを矢印のように下降させての切断時にはこの溝18に応力が集中してカル部9の切断(クラッキング)が容易になる。

【0031】(実施例2) 実施例1は組立完リードフレーム21を一段でモールドする実施例であるが、次に組立完リードフレーム21を上下二段に配置しモールドする他の実施例を、図13乃至図16を用いて説明する。

【0032】図13乃至図16は、二段モールド成形装置を用いた二段モールドステップを示す正面断面図である。

【0033】まず、図13に示すように、下金型23のポット26内にタブレット25がセットされ、なおかつ一段目のキャビティに対応して組立完リードフレーム21がセットされる。次に、上下キャビティを構成する中金型27をセットし、二段目のキャビティに対応して組立完リードフレーム21をセットする。そして、その中金型27上に上金型22をセットする。次に、図14に示すように各金型を型締めし、プランジャー24によりタブレット25を加圧し、図15に示すようにレジンがゲートを通してそれぞれのキャビティ20内に充填されることになる。この後、レジンの硬化を待って上金型22をはずしカル9をゲートブレイクさせることで、図16に示すようにパッケージ29を取り出すことができる。なお、各段における金型の平面構造は図7に示す構成であり、したがって適用されるリードフレームは図1の構造となっている。

【0034】このように二段モールド構造にすることにより、レジンの有効利用率が一層向上する。

【0035】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものでなく、その要旨を逸脱しない範囲で種々可能であることはいうまでもない。

【0036】例えば、図17乃至図18に示すように、図17はポット26の周りに円弧形状にキャビティを配置した構造図を示しており、それぞれのゲートはキャビティの各部に位置される。また、図18は図1で示した四個のキャビティに対して一つのポット配列を基本パタ

ーンとしたリードフレーム1を一つのフレーム上にマトリクス形状に配置した構造図を示し、このようなリードフレーム、金型を用いてモールドを行えばレジン材料の低減および生産性の向上が達成できる。

【0037】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0038】(1) ポットをリードフレーム内に配置することで、ポットからキャビティまでの距離が短いため、従来のモールド構造で無駄だったカル、ランナなどの捨てる部分に費やすレジン量の低減が可能となる。

【0039】(2) 従来のモールド構造では、ポット、ランナはリードフレームから独立した構成であったが、本発明のようにランナを設けずリードフレーム1の内にポットを構成することでスペース効率が良く、生産性の向上が図れる。

【0040】(3) ポットから放射状に配置した複数キャビティへのレジン注入であるため、それぞれのキャビティへのレジン注入圧ならびにレジン注入量が均一になり、薄型パッケージの歩留り向上が図れる。

【0041】(4) 本発明のリードフレームによれば、カル部レジンの切断箇所にフレームの一部が重ならないようにカル部近傍のフレームに突出穴を設けたことでリードフレームの切断とカル部レジンの切断が容易となる。

【0042】(5) 図8乃至図9に示すようにカル9の厚さをパッケージ本体16の厚さより薄くすることで、専用の治具を使わずにモールド後の製品(パッケージ本体16)を直接に積み重ねることができるので、積み重ねが容易になる。

【図面の簡単な説明】

【図1】本発明によるレジンモールド型半導体装置の組立に適用されるリードフレームの上面図である。

【図2】図1の一点破線枠内の半導体装置形成領域を示す上面図である。

【図3】本発明によるモールド後の製品における図1のA-A断面に対応する切断断面図である。

【図4】本発明の実施例で用いる成形装置の正面断面図である。

【図5】本発明の実施例で用いる成形装置の正面断面図である。

【図6】本発明の実施例で用いる成形装置の正面断面図である。

【図7】本発明の実施例で用いる金型のレイアウトを示す上面図である。

【図8】本発明によるモールド完了後の製品の側面図である。

【図9】本発明によるモールド完了後の製品を積み上げた形態を示す側面図である。

【図10】図1のB部の拡大上面図である。

【図11】本発明によるモールド後の製品における図10のC-C断面に対応する切断断面図である。

【図12】本発明によるモールド後の製品における図10のD-D断面に対応する切断断面図である。

【図13】本発明の他の実施例で用いる成形装置の正面断面図である。

【図14】本発明の他の実施例で用いる成形装置の正面断面図である。

【図15】本発明の他の実施例で用いる成形装置の正面断面図である。

【図16】本発明の他の実施例で用いる成形装置の正面断面図である。

【図17】本発明による他の実施例の構造を示す略上面図である。

【図18】本発明による他の実施例の構造を示す略上面図である。

【符号の説明】

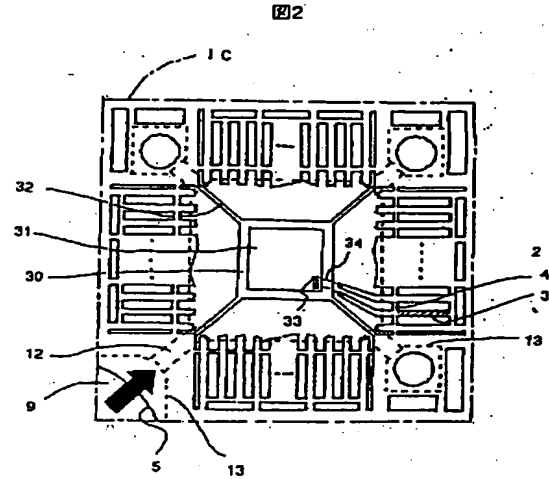
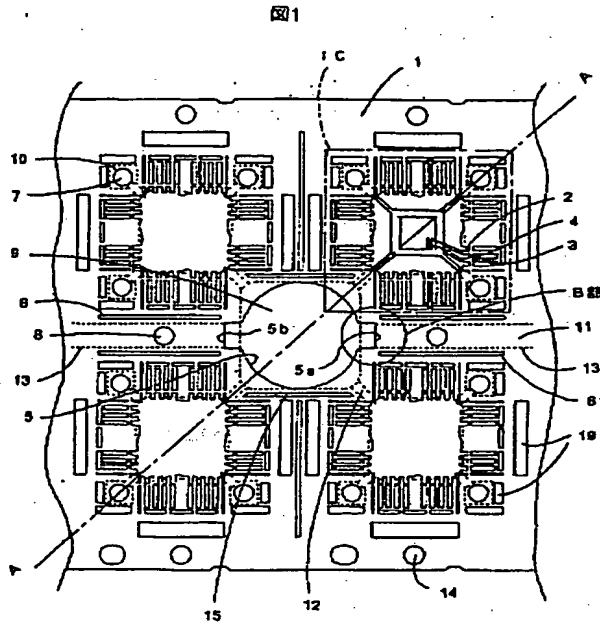
- 1・・・リードフレーム
- 2・・・インナリード
- 3・・・アウトリード
- 4・・・ダム
- 5・・・レジンタブレット用穴
- 5a、5b・・・突出穴
- 6・・・スリット
- 7、8・・・穴
- 9・・・カル部
- 10・・・フローキャビティ部
- 11・・・連通路部
- 12・・・ゲート
- 13・・・モールドライン
- 14・・・ガイド孔
- 15・・・スリット
- 16・・・パッケージ本体
- 17・・・レジン
- 18・・・溝
- 19・・・応力吸収孔
- 20・・・キャビティ
- 21・・・組立完リードフレーム
- 22・・・上金型
- 23・・・下金型
- 24・・・プランジャー
- 25・・・レジンタブレット
- 26・・・ポット
- 27・・・中金型
- 28・・・リードフレーム
- 29・・・モールド完パッケージ
- 30・・・タブ
- 31・・・半導体ペレット
- 32・・・タブ吊りリード

9
33……ボンディングパッド
34……ボンディングワイヤ

10
35……クラック (ひび)
36……リードフレーム搭載部

【図1】

【図2】



【図5】

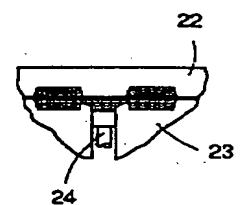
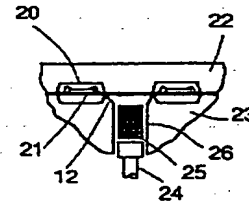
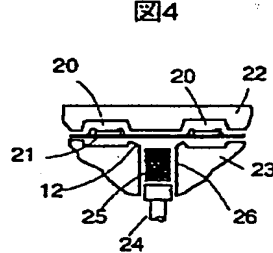
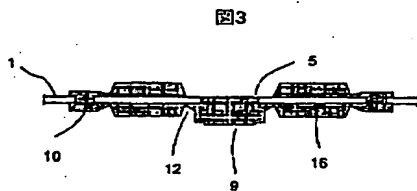
【図6】

図5

図6

【図3】

【図4】

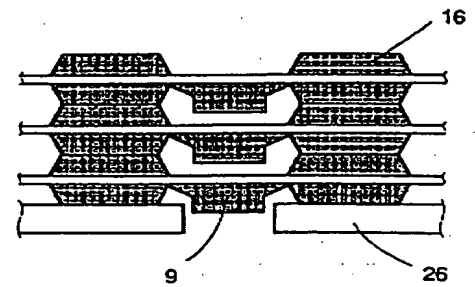
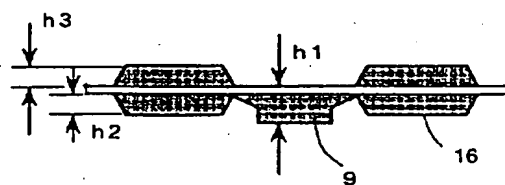
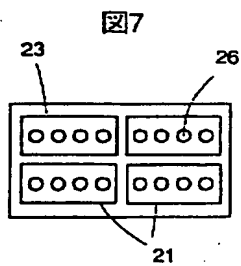


【図9】

図9

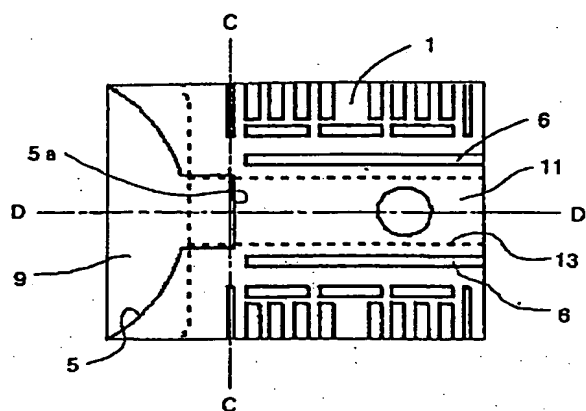
【図7】

【図8】



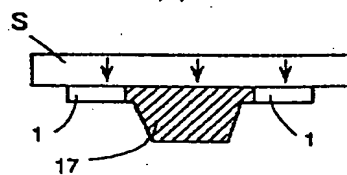
【図10】

図10



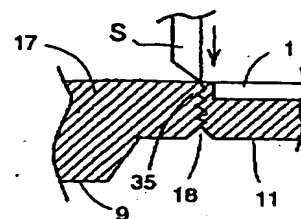
【図11】

図11



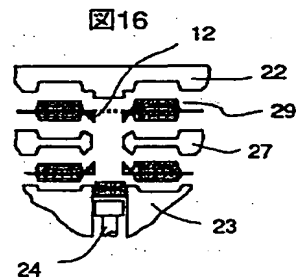
【図12】

図12



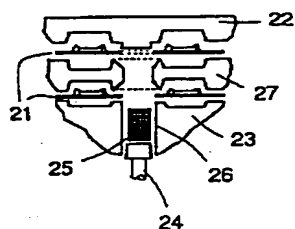
【図16】

図16



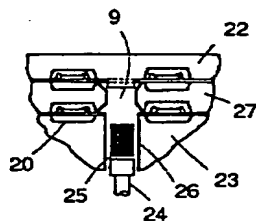
【図13】

図13



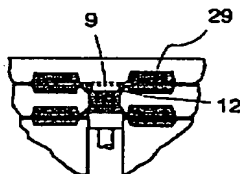
【図14】

図14



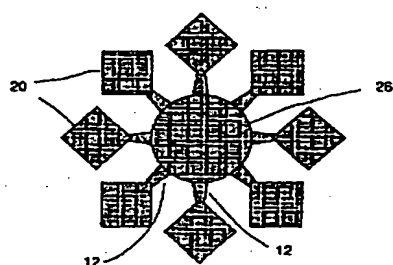
【図15】

図15



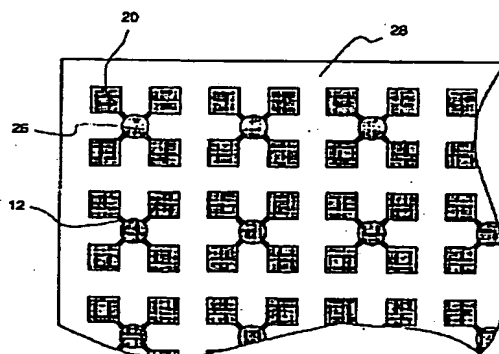
【図17】

図17



【図18】

図18



フロントページの続き

(51) Int. Cl. 6

H 0 1 L 23/50

// B 2 9 L 31:34

識別記号

序内整理番号

K

F I

技術表示箇所

(72)発明者 清水 一男
東京都小平市上水本町5丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 新井 克夫
東京都小平市上水本町5丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 曾場 匠
東京都小平市上水本町5丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 小山 泰弘
東京都小平市上水本町5丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 戸川 光生
東京都小平市上水本町5丁目20番1号 株
式会社日立製作所半導体事業部内